

# BP1048B2 数据手册

高性能 32 位蓝牙音频应用处理器

版本

日期	版本	描述
2019/5	V0.1	Initial

## 目录

1. 概述.....	1
2. 结构示意图.....	3
3. 引脚定义和描述.....	4
4. GPIO 引脚描述.....	5
5. 芯片电气特性.....	7
5.1. 芯片使用条件.....	7
5.2. 数字 IO 电特性.....	7
5.3. 音频性能.....	8
6. 运行频率和功耗.....	10
6.1. 典型模式下的功耗.....	10
7. 封装尺寸.....	11
8. 存储和焊接.....	12
9. 声明.....	13
10. 技术支持.....	14

## 图

图 1. 芯片结构示意图.....	3
图 2. 芯片引脚定义.....	4
图 3. 封装形式和尺寸.....	11

## 表

表 1 芯片引脚说明.....	5
表 2 GPIO 上电状态及电平.....	6
表 3 芯片推荐使用条件.....	7
表 4 数字 IO 直流特性.....	7
表 5 数字 IO 驱动力和上下拉特性.....	7
表 6 Audio DAC 性能 @ 44.1KHz.....	8
表 7 Audio ADC (LINE-IN 通道) 性能 @ 44.1KHz.....	8
表 8 Audio ADC (麦克风通道) 性能 @ 44.1KHz.....	8
表 9 典型模式下的功耗.....	10

## 1. 概述

### 内核和存储

- 高性能 32 位 RISC 内核，最高频率 288MHz，支持 DSP 指令，集成 FPU 支持浮点运算
- FFT 加速器：最大支持 1024 点复数 FFT/IFFT 运算，或者是 2048 点的实数 FFT/IFFT 运算
- 集成 320KB SRAM，32KB I-Cache，32KB D-Cache
- 内置 16Mbit FLASH，存储代码及数据
- 内置一次性烧录存储器
- 2 线 SDP (Serial Debug Port) 调试口，具备断点调试和代码追踪能力
- 40 个中断向量
- 4 层中断优先级

### 音频

- 4 路 16bit Audio-ADC，SNR $\geq$ 94dB
- ADC 采样率支持 8KHz / 11.025KHz / 12KHz / 16KHz / 22.05KHz / 24KHz / 32KHz / 44.1KHz / 48KHz
- 最大支持 4 路数字麦克风或 2 路模拟麦克风，Audio ADC 0 通道带 AGC 功能
- Audio LINE-IN 支持单端输入或差分输入
- 3 路 24bit DAC，SNR $\geq$ 105dB
- DAC 采样率支持 8KHz / 11.025KHz / 12KHz / 16KHz / 22.05KHz / 24KHz / 32KHz / 44.1KHz / 48KHz
- 支持直驱 16 $\Omega$  或 32 $\Omega$  耳机，最大输出功率 40mW
- 2 个全双工 I2S，8~192KHz 采样率，最大有效位宽 32bits
- 1 个 S/PDIF 接口，支持接收或发送（半双工），支持 HDMI 音频和 ARC

### 蓝牙

- 双模蓝牙 V5.0，兼容蓝牙 V4.2 和 V2.1+EDR
- 支持蓝牙 Piconet 和 Scatternet 组网协议
- 蓝牙最大发射功率 10dBm，支持 class1、class2、class3
- 蓝牙接收灵敏度 (TBD)
- 支持 A2DP/AVRCP/HFP/HSP/OPP/HID/SPP/PBAP/GATT/SM 等协议
- 支持 PLC

### 电源、时钟和复位

- DC 3.3V~5.25V 电源供电 @ LDOIN
- 内置 (5V 转 3.3V, 3.3V 转 1.2V) LDO，其中 1.2V 支持从 LDO12O 管脚输入 1.2V 外部电源
- RC 12MHz 时钟源和双 PLL 锁相环时钟源
- 支持 24MHz 晶体
- 内置 POR (Power on Reset)，LVD (低电压检测) 和 Watchdog
- 多种低功耗模式：
  - CPU 降频
  - 系统降频
  - 休眠
  - 深度休眠

### 外设

- 2 个基本定时器 (TIM1, TIM2)
- 4 个通用定时器 (TIM3, TIM4, TIM5, TIM6)，带 PWM 和 PWC 功能
- 多达 28 个 GPIO
- 所有 GPIO 均可配置为外部中断输入和唤醒源
- GPIO 可配置上拉、下拉、高阻、下拉电流源等功能
- USB 2.0 全速 (OTG) 控制器，支持 6 个端点，内置 PHY

- 1 个标准 SPI Master 接口 @ max.60M
- 1 个 SPI Slave 接口 @ max.60M
- 1 个 SDIO @ max.30M
- 2 个全双工 UART @ max.3Mbps，其中 UART0 支持流控
- 1 个 I2C 主/从控制器 @ max.400K
- 1 个 12-bit SAR-ADC（逐次逼近型 ADC）@ max. 450K 采样率，可分配 12 个外部 IO 通道，2 个内部电压采样通道
- 1 个 IR 接口，支持 NEC 或者 SONY 模式
- 真随机数发生器

#### DMA

- 8 通道 DMA，全内存寻址，可分配给任意外设（OTG、IR 和 I2C 除外）
- 独特的内存与 IO 间自动发射和捕获机制（简称 DMA-GPIO），可模拟多种通讯和控制时序

#### 软件开发支持

- 音频算法支持列表：
  - 解码: MP2, MP3, WMA, APE, FLAC, AAC, MP4, M4A, WAV (IMA-ADPCM & PCM), AIF, AIFC
  - 编码: MP2/MP3, IMA-ADPCM
  - 音效:
    - ◆ 回声
    - ◆ Professional Reverb
    - ◆ 3D 环绕
    - ◆ 虚拟低音
    - ◆ Professional Voice Changer 支持 ‘电音 / 变调 / 变声’
    - ◆ 参量均衡器 (EQ)

- ◆ 动态范围压缩 (DRC)
- ◆ 回声消除 (AEC)
- ◆ 噪声抑制
- ◆ 移频 (防啸叫)
- ◆ 啸叫侦测及抑制

- SDK（软件开发套件）内涵丰富。包括丰富功能的 Example 和众多中间件。
- 基于 Eclipse 的 IDE 和 GCC 编译器
- 支持 FreeRTOS
- 全 C 编程，代码移植方便

#### 固件烧录和保护

- 支持调试器、专用烧录器或 Flash Burner Lite 烧录 Flash
- Bootloader 内置双 Bank 升级机制
- 支持 32bit 用户密钥对固件加密
- 芯片 64-bit unique ID

#### EMC（电磁兼容）

- 抗 ESD 能力为 HBM 2KV

#### 封装和工作温度

- LQFP48 (7mm x 7mm)
- 环境工作温度: -40°C 到 85°C

#### 应用领域

- 蓝牙 K 歌宝
- 蓝牙便携式音箱
- 蓝牙拖箱
- 蓝牙 SoundBar
- 包头式蓝牙耳机

## 2. 结构示意图

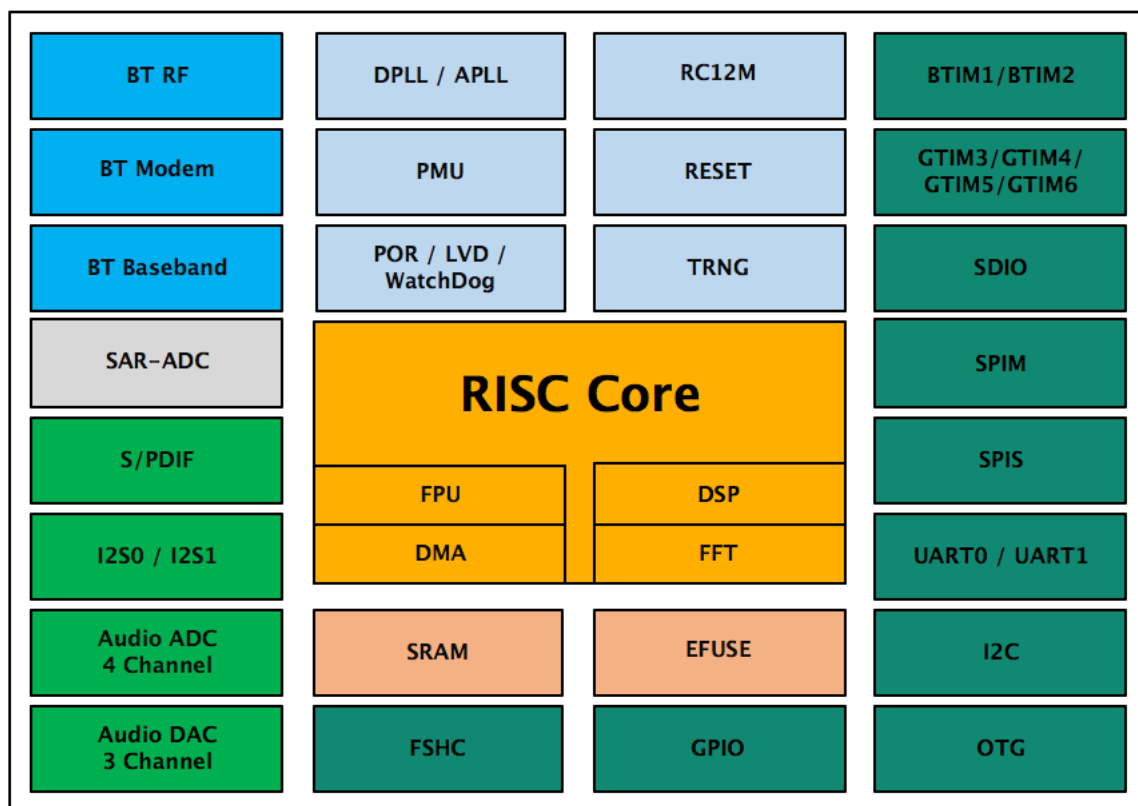


图 1. 芯片结构示意图

### 3. 引脚定义和描述

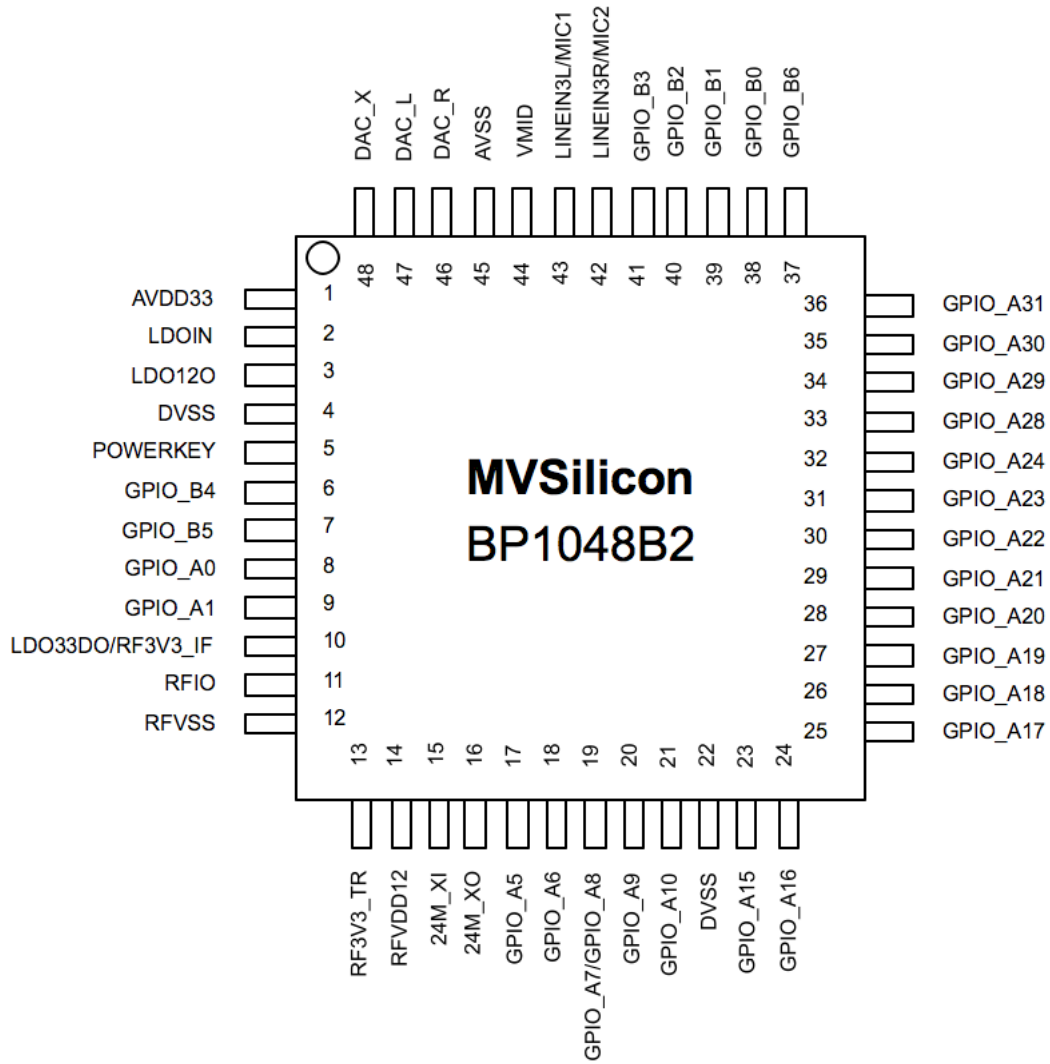


图 2. 芯片引脚定义

## 4. GPIO 引脚描述

表 1 芯片引脚说明

管脚	名称	类型	功能说明复用说明
1	AVDD33	PWR	模拟电源输出, 需外接滤波电容
2	LDOIN	PWR	芯片总电源输入
3	LDO120	PWR	Core1.2V 电源输出, 需外接滤波电容。方向由 LDO12EN 决定
4	DVSS	GND	数字地
5	POWERKEY	I	可配置的电源控制脚 / AD11
6	GPIO_B4	I/O	I2C_SDA
7	GPIO_B5	I/O	I2C_SCL
8	GPIO_A0	I/O	UART0_RXD / UART0_TXD / I2S0_MCLK_OUT / I2S0_MCLK_IN / TIM3_PWM
9	GPIO_A1	I/O	UART0_TXD / UART0_RXD / TIM4_PWM
10	LDO33DO / RF3V3_IF	PWR	数字 3.3V 电源输出, 需外接滤波电容 / RF 电源 3.3V 输入
11	RFIO	AI	RF 天线
12	RFVSS	GND	RF 地
13	RF3V3_TR	PWR	RF 电源 3.3V 输入
14	RFVDD12	PWR	RF 电源 1.2V 输出, 需外接滤波电容
15	OSC_XI	I	24M 晶体 XI
16	OSC_XO	O	24M 晶体 XO
17	GPIO_A5	I/O	SPIM_MOSI / UART0_RXD / I2C_SDA
18	GPIO_A6	I/O	SPIM_CLK / UART0_TXD / I2C_SCL
19	GPIO_A7 / GPIO_A8	I/O	SPIM_MISO / UART0_CTS / I2S1_MCLK_OUT / I2S1_MCLK_IN / UART0_RTS / I2S1_LRCLK / TIM3_PWM
20	GPIO_A9	I/O	UART1_RXD / I2S1_BCLK / TIM4_PWM
21	GPIO_A10	I/O	UART1_TXD / I2S1_DO / I2S1_DI / TIM5_PWM
22	DVSS	GND	数字地
23	GPIO_A15	I/O	SD_DAT
24	GPIO_A16	I/O	SD_CLK
25	GPIO_A17	I/O	SD_CMD
26	GPIO_A18	I/O	USB_DM / UART1_RXD
27	GPIO_A19	I/O	USB_DP / UART1_TXD
28	GPIO_A20	I/O	AD0 / SD_DAT / SPIM_MOSI / SPIS_MOSI / I2S0_LRCLK / I2S1_LRCLK
29	GPIO_A21	I/O	AD1 / SD_CLK / SPIM_CLK / SPIS_CLK / I2S0_BCLK / I2S1_BCLK
30	GPIO_A22	I/O	AD2 / SD_CMD / SPIM_MISO / SPIS_MISO / I2S0_DO / I2S0_DI / TIM3_PWM
31	GPIO_A23	I/O	AD0 / SPIS_CS / I2S0_DI / I2S0_DO / TIM4_PWM
32	GPIO_A24	I/O	AD1 / I2S0_MCLK_OUT / I2S0_MCLK_IN / TIM5_PWM
33	GPIO_A28	I/O	AD5 / SPDIF_AI_0 / I2S1_LRCK / SPDIF_DI / SPDIF_DO / TIM4_PWM
34	GPIO_A29	I/O	AD6 / SPDIF_AI_1 / I2S1_BCLK / SPDIF_DI / SPDIF_DO / CLK_OUT / IR
35	GPIO_A30	I/O	AD7 / SPDIF_AI_2 / I2C_SDA / I2S1_DO / I2S1_DI / SPDIF_DI / SPDIF_DO / DMIC1_DAT

管脚	名称	类型	功能说明复用说明
36	GPIO_A31	I/O	AD8 / SPDIF_AI_3 / I2C_SCL / I2S1_DI / I2S1_DO / SPDIF_DI / SPDIF_DO / DMIC1_CLK
37	GPIO_B6	I/O	EFUSE_VDD / CLK_OUT / IR
38	GPIO_B0	I/O	AUX1_R / AD9 / TIM5_PWM / SW_CLK
39	GPIO_B1	I/O	AUX1_L / AD10 / TIM6_PWM / SW_D
40	GPIO_B2	I/O	AUX2_R / DMIC0_DAT
41	GPIO_B3	I/O	AUX2_L / DMIC0_CLK
42	LINEIN3R / MIC2	AI	音频模拟输入或者 MIC2 输入
43	LINEIN3L / MIC1	AI	音频模拟输入或者 MIC1 输入
44	VMID	AO	音频模块内部电压基准
45	AVSS	GND	模拟地
46	DAC_R	AO	音频 R 声道输出
47	DAC_L	AO	音频 L 声道输出
48	DAC_X	AO	音频 X 声道输出

说明:

1) 引脚类型:

I: 数字输入; O: 数字输出; AI: 模拟输入; AO: 模拟输出; I/O: 数字输入或输出;  
PWR: 电源; GND: 地。

2) GPIO 按 A, B 分为 2 组, 其中 A 组 22 个, B 组 7 个。

3) 所有 GPIO 上电默认态为输入高阻。

表 2 GPIO 上电状态及电平

名称	I/O 状态	电平状态
GPIO_A[1:0]	浮空	高阻
GPIO_A[10:5]	浮空	高阻
GPIO_A[24:15]	浮空	高阻
GPIO_A[31:28]	浮空	高阻
GPIO_B[6:0]	浮空	高阻

4) 芯片采用 CMOS 工艺, 建议对没有和其他器件连接的 GPIO 引脚做内部上拉或者下拉的配置, 避免因电荷积累而导致该 IO 产生电流消耗。

5) GPIO 在芯片复位期间及之后的表现, 分为两种情况:

a) 上电复位 (POR), 将使 GPIO 取消其它复用功能, 恢复为输入高阻电平状态。如表 2。

b) 看门狗 (watchdog) 复位或者软件系统复位, 可以通过寄存器设置让 GPIO 保持复位前的配置, 如复用关系、输入输出和上下拉状态等; 也可以表现与 a) 一致。

6) 不使用 POWERKEY 功能时, 请保持 POWERKEY 管脚悬空, 禁止将 POWERKEY 短接地或者 5V 电源。



## 5. 芯片电气特性

### 5.1. 芯片使用条件

表 3 芯片推荐使用条件

参数	标识	最小	典型	最大	单位
环境工作温度		-40		85	°C
芯片电源输入范围	LDOIN	3.3		5.25	V
模拟模块电源	AVDD		3.3		V
内置 LDO 数字模块电源	LDO33DO		3.3		V
Core 工作电压	LDO120		1.2		V

### 5.2. 数字 IO 电特性

表 4 数字 IO 直流特性

符号	含义	最小	典型	最大	单位	测试条件
VIH	输入高电平	2.2		3.6	V	VDD33=3.3V
VIL	输入低电平	-0.3		1.0	V	VDD33=3.3V
IL	输入漏电流	-10		10	μA	
VOH	输出高电平	3.0			V	@IOH=8mA
VOL	输出低电平			0.3	V	@IOL=8mA

表 5 数字 IO 驱动力和上下拉特性

名称	对应端口	普通	增强	单位	测试条件
驱动力	GPIO_A[10:5] / GPIO_A[17:15] / GPIO_A24 / GPIO_A[31:30]	8	24	mA	VDD33=3.3V, 典型
	GPIO_A[1:0] / GPIO_A[23:18] / GPIO_A[29:28] / GPIO_B[3:0] / GPIO_B[6]	4	8	mA	VDD33=3.3V, 典型
	GPIO_B[5:4]	19	34	mA	VDD33=3.3V, 典型
上拉	所有 GPIO	20	70	μA	VDD33=3.3V, 典型
下拉	所有 GPIO	20	70	μA	VDD33=3.3V, 典型
下拉电流源	GPIO_A[10:5] / GPIO_A[17:15] / GPIO_A24 / GPIO_A[31:30] / GPIO_B[5:4]	1.3	2.6/1.3+ 2.6	mA	VDD33=3.3V, 典型
	GPIO_A[1:0] / GPIO_A[23:18] / GPIO_A[29:28] /	-	2.6	mA	VDD33=3.3V, 典型

	GPIO_B[3:0] / GPIO_B[6]				
--	----------------------------	--	--	--	--

### 5.3. 音频性能

表 6 Audio DAC 性能 @ 44.1KHz

参数	测试条件	最小值	典型值	最大值	单位
位宽				24	bits
采样率		8		48	KHz
动态范围	@Fin=1KHz, -60dBFS, A-Weighted		105		dB
SNR	@Fin=1KHz, 0dBFS, A-Weighted		105		dB
THD+N	@Fin=1KHz, -6dBFS, A-Weighted		-86		dB
最大输出摆幅			1.067		Vrms
内部通道增益失配			0.008		dB
群延时	20 samples 延迟		2.65		ms
相位偏差			0.18		degree
串扰 (L/R)			-106		dB

表 7 Audio ADC (LINE-IN 通道) 性能 @ 44.1KHz

参数	测试条件	最小值	典型值	最大值	单位
位宽				16	bits
最大输入范围	AVDD=3.3V		0.85		Vrms
采样率		8		48	KHz
模拟增益控制范围		-18		12	dB
输入阻抗			36		KΩ
动态范围	No Filter @Fin=1KHz		94		dB
	A-Weighted @ Fin=1KHz		96		dB
SNR	No Filter @850mVrms, Fin=1KHz		94		dB
	A-Weighted @850mVrms, Fin=1KHz		96		dB
THD+N	@ 700mVrms, Fin=1KHz		-86		dB
内部通道增益失配			0.033		dB
群延时	20 samples 延迟		850		us
串扰 (L/R)			-100		dB

表 8 Audio ADC (麦克风通道) 性能 @ 44.1KHz

参数	测试条件	最小值	典型值	最大值	单位
位宽				16	Bits
最大输入范围	AVDD=3.3V		0.85		Vrms
采样率		8		48	KHz
模拟增益控制范围	不使用 GainBoost	-20		20	dB
	使用 GainBoost	-20		47	dB
输入阻抗	使用 Gainboost, PGA gain=20dB		1.5		KΩ
动态范围	No Filter		94		dB
	A-Weighted		96		dB
SNR	No Filter @850mVrms, Fin=1KHz		94		dB
	A-Weighted @850mVrms, Fin=1KHz		96		dB
THD+N	不使用 GainBoost, PGA gain=0dB, 输入 700mVrms		-80		dB
	使用 GainBoost, PGA gain=0dB, 输 入 700mVrms		-86		dB
内部通道增益失配			0.03		dB
群延时	20 samples 延迟		850		us
串扰 (L/R)			-97		dB

## 6. 运行频率和功耗

### 6.1. 典型模式下的功耗

表 9 典型模式下的功耗

典型模式	电流	条件
蓝牙 A2DP	TBD	
蓝牙 HFP	TBD	
蓝牙 sniff	TBD	
Powerdown	TBD	

说明:

1. 以上功耗参数仅基于样品，并在常温、常压下测得。

## 7. 封装尺寸

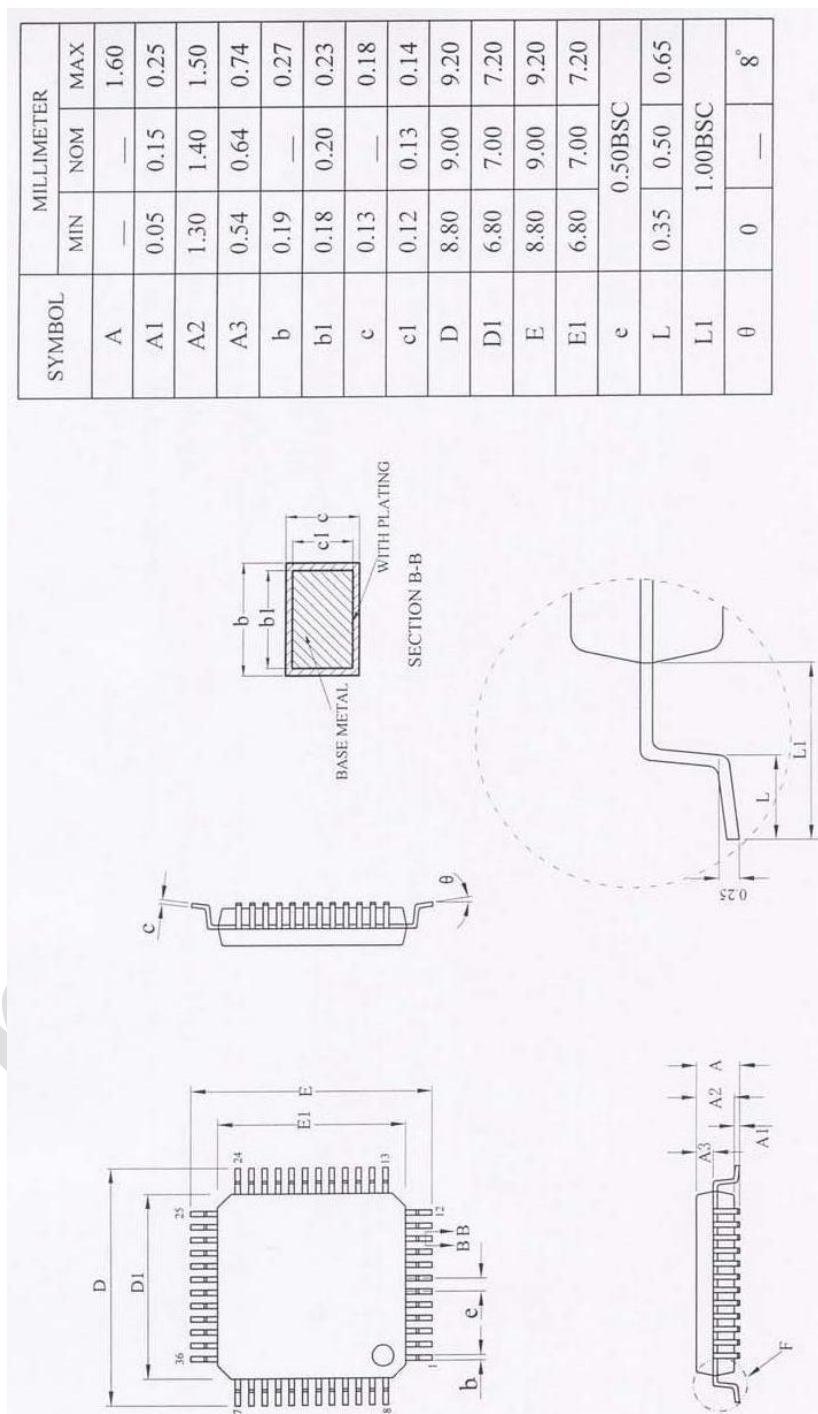


图 3. 封装形式和尺寸

## 8. 存储和焊接

存储温度范围：-65 到 150 摄氏度。

BP1048B2 is a moisture sensitive component. The moisture sensitivity classification is **Class 3**.

It's important that the parts are handled under precaution and a proper manner.

The handling, baking and out-of-pack storage conditions of the moisture sensitive components are described in IPC/JEDC S-STD-033A.

The Technologies recommends utilizing the standard precautions listed below.

1. Calculated shelf life in Sealed Bag: 12 months at <math><40^{\circ}\text{C}</math> and <math><90\%</math> relative humidity (RH)
2. Peak Package Body Temperature: <math>250^{\circ}\text{C}</math>
3. After bag is opened, devices that will be subjected to reflow solder of other high temperature process must be:
  - a. Mounted within 168 hours of factory condition  $\leq 30^{\circ}\text{C}$  / 60% RH
  - b. Stored at <math><10\%</math> RH if not used
4. Devices require baking, before mounting if:
  - a. Humidity indicator card is >10% when read at  $23\pm 5^{\circ}\text{C}$  immediately after moisture barrier bag is opened
  - b. Items 3a or 3b is not met
5. If baking is required, please refer to J-STD-033 standard for low temperature (<math>40^{\circ}\text{C}</math>) baking requirement in Tape/Reel form.

## 9. 声明

All information and data contained in this document are without any commitment, are not to be considered as an offer for conclusion of a contract, nor shall they be construed as to create any liability. Any new issue of this document invalidates previous issues. Product availability and delivery are exclusively subject to our respective order confirmation form; the same applies to orders based on delivered development samples delivered. By this publication, Shanghai Mountain View Silicon Co., Ltd. (“MVSILICON”) does not assume responsibility for patent infringements or other rights of third parties that may result from its use.

No part of this publication may be reproduced, photocopied, stored in a retrieval system, or translated in any form or by any means, electronic, mechanical, manual, optical, or otherwise, without the prior written permission of Shanghai Mountain View Silicon Co., Ltd.

Shanghai Mountain View Silicon Co., Ltd. assumes no responsibility for any errors contained herein.

## 10. 技术支持

上海山景集成电路股份有限公司  
Shanghai Mountain View Silicon Co Ltd

网站支持: <http://www.mvsilicon.com>

电子邮件: [support@mvsilicon.com](mailto:support@mvsilicon.com)

### 上海总部:

上海浦东新区张江路 1238 弄恒越国际大厦 3 号楼 4C

邮编: 201203

电话: 86-21-68549851/68549853/68549857/50938107

传真: 86-21-58992765

### 深圳销售和 FAE 办事处:

广东省深圳市福田区商报路商报大厦 6A

邮编: 518034

电话: 86-755-83522952/83522956

传真: 86-755-83522957